

Трансивер Fast Ethernet. Интерфейс MII

Иосиф Каршенбойм

В цикле статей детально рассматриваются характеристики трансивера для цифровых сетей на основе БИС KS8001, которая представляет собой микросхему пятого поколения однопортового трансивера (PHY) для сетей 10/100 Ethernet, разработанного фирмой Micrel. Благодаря применению уникальных схемных решений как в аналоговой части микросхемы, так и в цифровой, удалось значительно увеличить расстояние передачи сигналов — более 130 м и при этом сократить потребляемую мощность. Структура трансивера была рассмотрена в предыдущей статье [1]. В настоящей статье рассматривается структура и функционирование одного из интерфейсов трансивера (MII), осуществляющего связь с MAC-контроллером.

Трансиверы для работы в сети Ethernet 10/100 производят довольно много фирм. На сегодняшний день параметры таких трансиверов довольно близки, и они отличаются только уровнем сервиса и возможностью работы в режиме “сокращенного интерфейса”. Именно к таким трансиверам и относится трансивер KS8001 фирмы Micrel. Блок-схема трансивера описана в предыдущей статье [1].

Трансивер подключается к физической линии через трансформатор или к оптическому кабелю через оптопреобразователь. Со стороны линии сигналы подаются на пары выводов TX и RX. Другими своими выводами трансивер подключается к MAC-контроллеру. Со стороны контроллера есть интерфейс MII и интерфейс MII_MI.

В этой статье будет рассмотрен интерфейс MII. Кроме варианта работы в режиме стандартного MII, трансивер KS8001 может работать в режиме сокращенного MII — RMII, а также в режиме последовательного интерфейса — SMII. “Сокращение” интерфейса — это уменьшение линий связи, что позволяет упростить конструкцию печатной платы.

ИНТЕРФЕЙС MII

Интерфейс MII предназначен для связи MAC-контроллера с трансивером и состоит из двух частей: собственно канала приема-передачи данных (MII) и служебного канала управления (MII_MI). Все операции интерфейса MII выполняются в синхронном режиме. Передача данных ведется под отрицательные фронты импульсов синхронизации. Прием данных ведется под положительные фронты импульсов синхронизации.

Канал передачи данных (MII) содержит следующие сигналы:

- Transmit Data — TXD [3.. 0]. Группа параллельных сигналов данных, ко-

торые поступают в трансивер из MAC. Они выдаются синхронно относительно TXC.

- Transmit Enable — TXEN. MAC устанавливает этот сигнал, когда приняты достоверные данные на TXD. Этот сигнал должен быть синхронизирован с TXC.
- Transmit Error — TXER. Сообщает о том, что в передаваемом потоке данных произошла ошибка. Этот сигнал должен быть синхронизирован с TXC. Трансивер имеет возможность передавать в линию сигнал ошибки TXER, получаемый от MAC.
- Когда MAC устанавливает TXER, трансивер, в свою очередь, устанавливает кодовую комбинацию “Н” на выводах TX. Типичная ситуация для установления сигнала ошибки по передаче такова: хост не успел заполнить буфер передачи данными, и кадр еще не закончен, а буфер считан весь. Передача еще не остановлена и в линию передаются “пустые” данные, которые не будут соответствовать кадру верхнего уровня. Если не устанавливать сигнал TXER, то неправильно сформированный кадр уйдет в линию и будет принят приемником.
- Далее приемник, произведя проверку кадра по контрольной сумме, все же отбракует принятый кадр. Но если установить сигнал TXER, то на приемной стороне кадр будет отбракован еще до конца приема кадра, то есть в момент получения сигнала ошибки.
- Transmit Clock — TXC. TXC вырабатывается в трансивере и передается в MAC. TXC = 2,5 МГц — для операций 10 Мбит/с; TXC = 25 МГц — для операций 100 Мбит/с.

Канал приема данных (MII) содержит следующие сигналы:

- Receive Data — RXD[3..0]. Группа параллельных сигналов данных вы-

даются из трансивера в MAC синхронно относительно RXC.

- Receive Data Valid — RXDV. Трансивер устанавливает этот сигнал, когда он получает достоверный пакет данных, и, соответственно, выдает достоверные данные на RXD. Сигнал на этом выводе синхронный с RXC. Изменения сигнала по времени зависят от того, какой режим по быстродействию используется в линии:
 - для режима 100TX — RXDV устанавливается с первым нибблом Start of Frame Delimiter (SFD) “5D”, и остается установленным до последнего ниббла пакета данных;
 - для режима 10BT — полная преамбула усечена.
- Receive Error — RXER. Трансивер сообщает о том, что в приемном потоке данных произошла ошибка. Сигнал на этом выводе синхронный с RXC. На приемной стороне, когда KS8721 находится в режиме 100 Мбит/с и получает недопустимый символ из сети, он устанавливает RXER и код “1110” на выводах RXD.
- Receive Clock — RXC. RXC вырабатывается в трансивере и передается в MAC. RXC = 2,5 МГц — для операций 10 Мбит/с; RXC = 25 МГц — для операций 100 Мбит/с.

Канал данных (MII) содержит следующие дополнительные сигналы:

- Collision Detected — COL. Трансивер устанавливает этот вывод, когда обнаружено столкновение на линии. Во время столкновения вывод остается высоким. Этот сигнал асинхронный и неактивен в течение дуплексной операции.
- Carrier Sense — CRS. Опрос несущей — асинхронный вывод. В течение полудуплексной операции (бит 0,8 = 0) трансивер устанавливает этот вывод, когда передает или принимает пакеты данных. В течение дуплексной операции CRS устанавливается при приеме. Установка бита CRS производится асинхронно относительно RXC. CRS сбрасывается при потере несущей частоты, синхронной с RXC.

Служебный канал (MI) содержит следующие сигналы:

- Management Data Clock — MDC. Частота для последовательного канала данных MDIO. Для трансивера KS8001 тактовая частота — 12,5 МГц.

- Management Data — MDIO. Двухнаправленный последовательный канал данных для связи с регистром STA трансивера.
- Interrupt line — INTRPT. Опциональный выход.

Сигналы связи с линией состоят из:

- TX — выводы для подключения к витой паре: положительный и отрицательный.
- При работе в 100BASE-TX или 10BASE-T, TPOП/N выдают в линию импульсы, соответствующие 802.3.
- RX — выводы для подключения к витой паре: положительный и отрицательный.

При работе в 100BASE-TX или 10BASE-T TPOП/N из линии получают дифференциальные импульсы, соответствующие 802.

ОПИСАНИЕ РАБОТЫ ТРАНСИВЕРА

Интерфейс данных MII

Трансивер KS8001 поддерживает стандартный Media Independent Interface (MII). MII состоит из интерфейса данных и интерфейса управления (Management Interface). Интерфейс данных MII передает данные между KS8001 и Media Access Controller (MAC). Для передачи и приема данных предусмотрены отдельные параллельные шины.

Этот интерфейс работает в режиме и 10 и 100 Мбит/с. Быстродействие устанавливается автоматически, как только эксплуатационные режимы сетевой связи будут определены. В течение опе-

рации 100BASE-X KS8001 передает и получает 5-битовые символы из линии связи, а в MII данные передаются и принимаются в виде 4-битных нибблов.

Такая кодировка данных позволяет передавать и принимать сигналы управления синхронно с сигналами данных. При отсутствии данных на передачу, старте пакета, окончании пакета и ошибках в линии в поток данных, передаваемых в линию, трансивер вставляет соответствующие управляющие кодовые комбинации.

Конфигурация через аппаратный интерфейс управления

Трансивер KS8001 позволяет выполнить настройки своих рабочих режимов в соответствии с теми значениями сигналов, которые установлены на аппаратном интерфейсе управления. Этот интерфейс используется для тех применений, где управление трансивером по интерфейсу MDIO нежелательно.

Для аппаратного интерфейса управления задействуются выводы трансиверов RXD[0..3] и INT#. К выводам подключаются их “штатные” сигналы, а также дополнительно одним своим выводом к ним подключаются еще и резисторы, а другим своим выводом эти резисторы подключены либо на GND, либо на 3,3 В. В момент старта при подаче напряжения или после сброса напряжения трансивер опрашивает состояние своих выводов RXD[0..3] и запоминает их как PHYAD[4:1]. Аналогично, вывод INT# запоминается также как PHYAD0. Благодаря этому трансиверы фирмы Micrel имеют возможность получить адрес (PHYAD) от 0 и до 31. Процесс приема кода адреса при старте показан на рис. 1. Да-

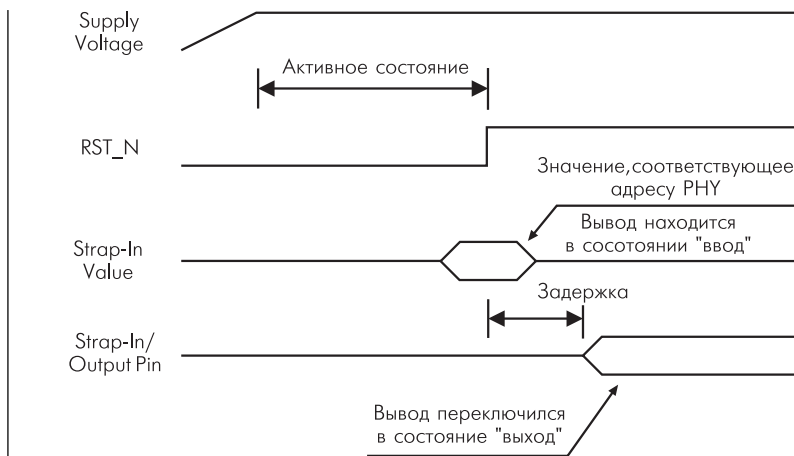


Рис. 1. Настройка режимов трансивера по аппаратному интерфейсу управления

лее эти выводы используются для выдачи из трансивера сигналов RXD[0..3] и INT#.

Конфигурация через Management Interface

Конфигурация трансивера KS8001 обеспечивается как через интерфейс MDIO, так и через аппаратный интерфейс управления.

Management Interface — MDIO

Трансивер KS8001 поддерживает IEEE 802.3 MII Management Interface, также известный как интерфейс Management Data Input/Output (MDIO). Этот интерфейс позволяет устройствам верхнего уровня контролировать и управлять состоянием трансивера KS8001.

Интерфейс MDIO состоит из аппаратной части, определенного протокола, который требуется для работы данных устройств, и определенного набора регистров, которые требуются по стандарту IEEE 802.3. Регистры [0:6] являются обязательными по стандарту. Формат регистров управления установлен одинаковым для всех трансиверов. Это упрощает переносимость проектов с одной элементной базы на другую.

Дополнительные регистры позволяют расширить функции, выполняемые трансивером. Все регистры имеет разрядность 16 бит. Определенные биты регистра описываются, используя форму записи "X.Y", где X — номер (0–31) регистра и Y — номер (0–15) бита.

Физический интерфейс состоит из линии данных (MDIO) и линии синхронности (MDC).

Структура кадра MDIO

Физический интерфейс состоит из линии данных (MDIO) и линии частоты (MDC). Структура кадра показана на рис. 2 (чтение и запись).

Кадр начинается с преамбулы, состоящей из 32 (символов, битов) "1" (возможно передавать (символ, бит) "1" постоянно, и это будет исходное состояние до начала кадра), затем передается стартовая комбинация, соответствующая передаче двух битов "01". После этого передаются два бита, соответствующие коду операции, "10" — для чтения и "01" — для записи данных. Далее передаются физические адреса трансивера A[4..0] и регистра трансивера R[4..0]. Таким образом, возможно обслуживание нескольких трансиверов по интерфейсу MI.

Физически интерфейс управления может быть подключен ко всем трансиверам устройства, если их число не более 32. Каждый трансивер должен иметь свой уникальный адрес. Для этого используется способ задания адресов при старте.

Вернемся к рассмотрению работы интерфейса MDIO. После передачи адреса в цикле записи данных передается код "10", и только после этого передатчик передает 16-битное слово данных. Далее передатчик приходит (возвращается) в исходное состояние.

В цикле чтения данных после передачи адреса передатчик переводит свой выход в третье состояние, и после задержки в 2 бита, необходимых для завершения переходного процесса на шине, начинает прием 16-битного слова данных. Адресуемая микросхема после приема адреса подключается к шине, и после задержки в 2 бита начинает передавать требуемые данные.

После передачи данных микросхема переводит свои выходы в третье состояние и отключается от шины. Передатчик приходит в исходное состояние после приема данных от микросхемы.

ИНТЕРФЕЙС "СОКРАЩЕННЫЙ" MII — RMII (REDUCED MII)

Трансивер имеет возможность работать с сокращенным набором сигналов интерфейса MII. Это оказывается особенно полезно при работе с FPGA. В таком режиме работы разрядность шин RXD и TXD сокращается вдвое, но, соответственно, вдвое поднимается частота синхронизации MAC. Такое решение позволяет упростить конструкцию печатной платы. В ряде случаев это позволяет использовать единую частоту синхронизации для MAC и PHY.

Интерфейс RMII имеет сокращенный набор сигналов, и полностью совместим с IEEE 802.3u. Он позволяет работать в режимах 10 и 100 Мбит/с. Имеет частоту синхронизации 50 МГц. Описание сигналов для интерфейса RMII приведено в табл. 1.

Диаграммы сигналов по передаче и приему для RMII аналогичны диаграммам для MII.

ИНТЕРФЕЙС "ПОСЛЕДОВАТЕЛЬНЫЙ" MII — SMII (SERIAL MII)

Интерфейс SMII имеет сокращенный набор сигналов и полностью совме-

Таблица 1. Описание сигналов для интерфейса RMII

Название сигнала	Направление передачи данных по отношению к PHY	Направление передачи данных по отношению к MAC	Использование сигнала
REF_CLK	Вход	Вход или Выход	Synchronous clock reference for receive, transmit and control
CRS_DV	Выход	Вход	Carrier Sense/Receive Data Valid
RXD[1:0]	Выход	Вход	Receive Data
TX_EN	Вход	Выход	Transmit Enable
TXD[1:0]	Вход	Выход	Transmit Data
RX_ER	Выход	Вход (не требуется)	Receive Error

Примечание. Когда используется интерфейс RMII, неиспользуемые сигналы интерфейса MII — TXD[3:2], TXER должны быть подключены к GND.

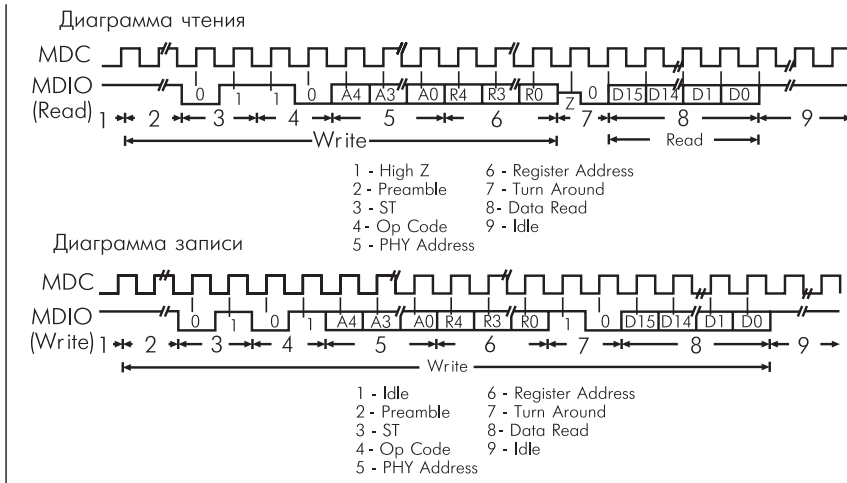


Рис. 2. Служебный интерфейс. Структура кадров

Таблица 2. Описание сигналов для интерфейса SMII

Название сигнала	Источник сигнала	Приемник сигнала	Назначение сигнала
RX	PHY	MAC	Receive Data and Control
TX	MAC	PHY	Transmit Data and Control
SYNC	MAC	PHY	Synchronization
Clock	System	MAC&PHY	Synchronization

Таблица 3. Назначение битов при приеме по интерфейсу SMII

Биты	Назначение
CRS	Carrier Sense – идентична аналоговому сигналу в MII, за исключением того, что теперь это синхронный сигнал
RX_DV	Receive Data Valid – идентично аналоговому сигналу в MII
RXD7-0	Encoded Data, см. табл. 4

Таблица 4. Назначение битов при приеме

CRS	RX_DV	RXD0	RXD1	RXD2	RXD3	RXD4	RXD5	RXD6	RXD7
X	0	RX_ER from previous frame	Speed 0=10Mbit 1=100Mbit	Duplex 0=Half 1=Full	Link 0=Down 1=Up	Jabber 0=OK 1=Error	Upper Nibble 0=invalid 1=valid	False Carrier Detected	1
X	1	One Data Byte (Two MII Data Nibble)							

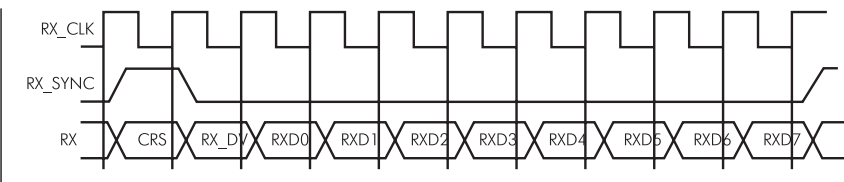


Рис. 3. Диаграммы сигналов по приему для SMII

стим с IEEE 802.3u. Он поддерживает режимы работы 10 и 100 Мбит/с.

Интерфейс SMII состоит из сигнала для приема данных от MAC по SMII, сигнала для передачи данных в MAC по SMII, сигнала синхронизации и глобальной опорной синхрос частоты. Описание сигналов для интерфейса SMII приведено в табл. 2.

Все сигналы синхронизированы под синхрос частоту 125 МГц. Опорная синхрос частота также имеет номинал 125 МГц.

Последовательный интерфейс SMII удовлетворяет следующим требованиям:

- передает полную информацию MII между 10/100 PHY и MAC, используя только два сигнала на порт;
- позволяет многопортовому MAC/PHY работать с одной системной синхрос частотой;
- работает и в дуплексе и в полудуплексе;
- осуществляет переключение между пакетами со скорости 10 Мбит/с на скорость 100 Мбит/с и обратно;
- позволяет подключить напрямую MAC – MAC.

Диаграммы сигналов по приему приведены на рис. 3. Диаграммы сигналов по передаче приведены на рис. 4.

Тракт приема

Информация, принимаемая на входе RX, соответствует всему спектру информации, принимаемой по интерфейсу MII на стороне приема данных (табл. 3).

Поскольку тактовая частота для режима SMII выбрана 125 МГц, а не 100 МГц, то появилась дополнительная возможность получить и декодировать значение состояния трансивера (табл. 4).

Бит состояния RXD5, определяющий состояние во время приема кадра, указывает на достоверность верхнего ниббла из байта предыдущего кадра. Бит состояния RXD0, определяющий состояние во время приема кадра, указывает, действительно ли PHY обнаружил ошибку где-то в предыдущем кадре. Оба эти бита должны быть достоверны на следующем такте сразу после принятого кадра и должны оставаться достоверными, пока первый такт данных следующего кадра не начался.

Если бит состояния RXD6 установлен, то такое состояние указывает, что PHY обнаружил неправильное состояние несущей.

Чтобы посылать принятые из сети данные в MAC синхронно с опорной синхрос частотой, PHY должен передать данные через эластичный буфер – FIFO, таким образом, данные, принимаемые из сети, будут гарантированно синхронизированы с опорной синхрос частотой.

Спецификация Ethernet требует, чтобы данные пакета были привязаны к синхрос частоте, имеющей разброс по частоте не более 100 ppm (0,01 %). Однако в сети Ethernet могут быть и такие устройства, у которых синхрос частота имеет ошибки до 0,1 %. Поэтому при передаче достоверных данных по RX глубина FIFO должна быть не менее чем на 27 битов, и он должен заполняться не более чем до половины. Бит RX_ER должен быть установлен в том случае, если в течение приема кадра буферное FIFO переполняется или производится попытка чтения из пустого буфера (underflow).

Через FIFO должны быть пропущены только сигналы RXD и RX_DV. Сигнал CRS нельзя пропускать через FIFO, поскольку сигнал CRS должен быть установлен в течение всего времени, когда идет прием кадра данных.

Тракт передачи

В режиме передачи для SMII данные для передачи и сигналы управления информацией поступают в последовательном коде в виде 10-битового слова. В режиме “100 Мбит” в каждом слове передается один байт данных. В режиме “10 Мбит” в каждом слове данные повторяются десять раз, поэтому каждые десять посылок передают только один новый байт данных. PHY может произвести выборку любой из каждых 10 посылок в 10-мегабитном режиме (таб. 5, 6).

По каналу передачи из MAC в трансивер передаются данные. Но в паузах между передачей данных есть возможность передать в трансивер слово управления. Например, если исполь-

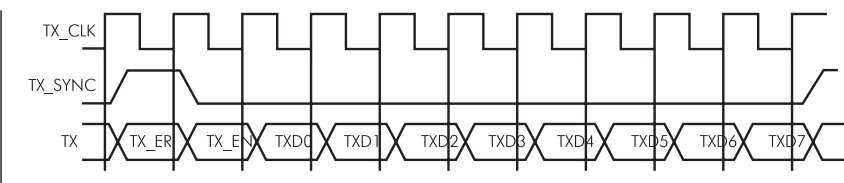


Рис. 4. Диаграммы сигналов по передаче для SMII

Таблица 5. Назначение битов при передаче по интерфейсу SMII

Биты	Назначение
TX_EN	Transmit Enable – идентичен аналоговому сигналу в MII, это синхронный сигнал
TX_ER	Transmit Error – идентичен аналоговому сигналу в MII, это синхронный сигнал
TXD7-0	Encoded Data, см. табл. 6

зуется режим соединения двух трансиверов для перехода “медь–оптоволоконно” или для ретрансляции сигналов, то передающий трансивер может в паузе между данными вставлять слово управления.

Сигнал Collision Detection

Сигнал Collision Detection сообщает о том, что в линии произошли столкновения данных. Если сигнал TX_EN установлен, то это значит, что передатчик ведет данный трансивер. Следовательно, для данного трансивера условием столкновения данных при передаче будет такое состояние, когда одновременно установлены сигналы CRS и TX_EN.

Операции 100 Мбит/с

Как было сказано выше, трансивер работает и в режиме 10 Мбит/с и в режиме 100 Мбит/с. Работу трансивера в режиме 10 Мбит/с описывать не будем. Рассмотрим более подробно режим работы 100 Мбит/с. Данные между трансивером и MAC-контроллером передаются кадрами в соответствии с IEEE 802.3.

В течение операции 100BASE-X трансивер передает и получает 5-битовые символы из линии связи. На рис. 6 показана структура стандартного пакета. Когда MAC не передает данные, трансивер выдает в линию символы Idle. В режиме 100TX трансивер производит скремблирование и передачу данных, используя кодирование MLT-3.

Таблица 6. Назначение битов при передаче слова состояния трансиверу по интерфейсу SMI1

TX_ER	TX_EN	TXD0	TXD1	TXD2	TXD3	TXD4	TXD7-5
X	0	Use to force an error in a direct MAC to MAC connection	1	1	1	0	1
X	1	One Data Byte (Two MII Data Nibbles)					

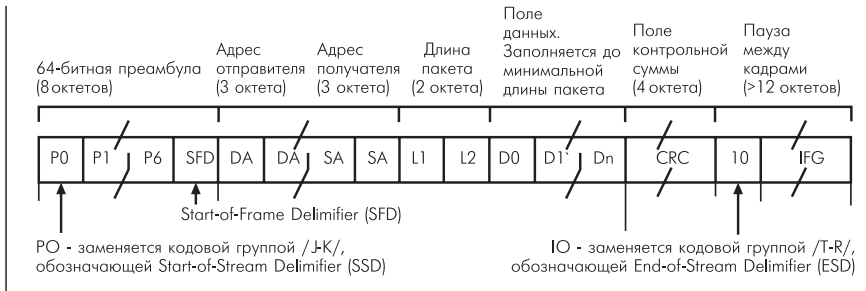


Рис. 5. Формат кадра 100BASE-X

Данные, полученные из сети в коде MLT-3, дескремблируются, декодируются, и передаются в MII MAC. Более подробно об этом можно прочесть в работах [1], [2].

Как показано на рис. 5, MAC-контроллер начинает каждую передачу с преамбулы. Как только трансивер обнаруживает начало преамбулы, которую получает из MAC-контроллера, он передает ее в линию Start-of-Stream Delimiter (SSD, символы J и K). Затем он кодирует и передает остальную часть пакета, включая продолжение преамбулы, SFD, данные пакета и CRC.

Как только пакет из MAC-контроллера закончился, трансивер передает End-of Stream-Delimiter (ESD, символы T и R) и затем возвращается к передаче

символов Idle. Когда трансивер получает недопустимые символы от линии, он устанавливает RXER.

В следующей статье данного цикла будет описано подключение трансивера к оптоволоконному кабелю.

Литература

1. Каршенбойм И.Г. KS800L—трансивер Ethernet 10/100BASE-TX/FX (Single-Port PHY)// Chip News. 2006. №1. С. 34-36.
2. Олифер Н., Олифер В. Высокоскоростная технология Fast Ethernet (IEEE 802.3u). Центр Информационных Технологий.
3. KS8001-ds.pdf. KS8001 1.8V, 3.3V 10/100BASETX/FX Physical Layer Transceiver DATASHEET V 1.01. micrel.com

НАНОТЕХНОЛОГИИ В РОССИИ...

В марте правительство решит вопрос с программой по нанотехнологиям

МОСКВА, 15 декабря 2005 г. — РИА Новости. В марте 2006 года правительство примет решение о необходимости создания отдельной целевой программы по нанотехнологиям. Об этом в четверг журналистам в правительстве заявил министр образования и науки РФ Андрей Фурсенко.

“К марту мы определимся, необходимо ли создавать новую программу или просто определить приоритеты в рамках существующей работы”, — сказал он.

По его словам, фактически работа по развитию нанотехнологий в России уже ведется в рамках ФЦП “Исследования и разработки”.

“В 2005 году на эти цели было направлено 1 миллиард 400 миллионов рублей”, — сказал Фурсенко.

По его словам, существует специальная межведомственная комиссия, которая координирует работу в этом направлении.

“Мы сегодня абсолютно конкурентоспособны в области приборной базы для исследований в области нанотехнологий”, — подчеркнул министр.

Он также отметил, что одно из российских предприятий лидирует сегодня на мировом рынке по продаже таких приборов.

Жуков предлагает сделать развитие нанотехнологий приоритетом

МОСКВА, 15 декабря 2005 г. — РИА Новости. Вице-премьер РФ Александр Жуков предлагает сделать развитие нанотехнологий одним из национальных приоритетов.

“Нанотехнологии могут стать в XXI веке примерно тем же, чем была разработка атомной бомбы в XX веке или создание информационных технологий ближе к концу века”, — сказал Жуков на заседании правительства в четверг в ходе обсуждения стратегии РФ в области науки и инноваций.

Вице-премьер сослался на опыт других стран, где приняты специальные национальные программы по развитию нано-

технологий, “и средства на это выделяются огромные”.

“Если мы не обозначим это национальным приоритетом и не сделаем национальную программу, то мы отстанем”, — подчеркнул он.

В связи с этим Жуков обратился к главе Минобрнауки Андрею Фурсенко с призывом выделить развитие нанотехнологий как один из основных приоритетов научной стратегии РФ.

Вице-премьер добавил, что, по оценкам ведущих ученых, мировой рынок нанотехнологий “приобретет триллионные размеры в долларовом выражении где-то в районе 2015-2020 гг.”.

В связи с этим, горизонт планирования развития этой сферы до 2010 года уже является “абсолютно недостаточным”, уверен Жуков.

По материалам российского агентства международной информации (РИА новости) <http://www.rian.ru>